

EG12522 芯片数据手册

双管正激专用半桥驱动芯片

版本变更记录

版本号	日期	描述
V1.0	2023 年 09 月 06 日	EG12522 数据手册初稿

目 录

1. 特性	1
2. 描述	1
3. 应用领域	1
4. 引脚	2
4.1 引脚定义	2
4.2 引脚描述	2
5. 结构框图	3
6. 典型应用电路	3
7. 电气特性	4
7.1 极限参数	4
7.2 典型参数	5
7.3 开关时间特性	6
8. 应用设计	6
8.1 Vcc 端电源电容	6
8.2 输入逻辑型号要求跟输出驱动器特性	6
8.3 自举电路	8
9. 封装尺寸	9
9.1 SOP8 封装尺寸	9

EG12522 芯片数据手册 V1.0

1. 特性

- 双管正激电源 600V 高压驱动
- 高端悬浮自举电源设计
- IN 适应 0-20V 输入电压
- 小于 1uA 静态电流
- 最高频率支持 500KHZ
- 低端 VCC 电压范围 4V-20V
- 输出电流能力 $I_{O+/-}$ 0.8 A/1.2A
- HO、LO 通道匹配输出
- 外围器件少
- 封装形式: SOP8

2. 描述

EG12522 是一款高性价比的双管正激专用半桥驱动芯片，内部集成了逻辑信号输入处理电路、电平位移电路、脉冲滤波电路及输出匹配驱动电路，专用于双管正激电源场合。

EG12522 高端的工作电压可达 600V，低端 Vcc 的电源电压范围宽 4V~20V。该芯片输入通道 IN 内建了一个 100K 下拉电阻，在输入悬空时使上、下功率 MOS 管处于关闭状态，输出电流能力 $I_{O+/-}$ 0.8/1.2A，采用 SOP8 封装。

3. 应用领域

- 双管正激电源

4. 引脚

4.1 引脚定义

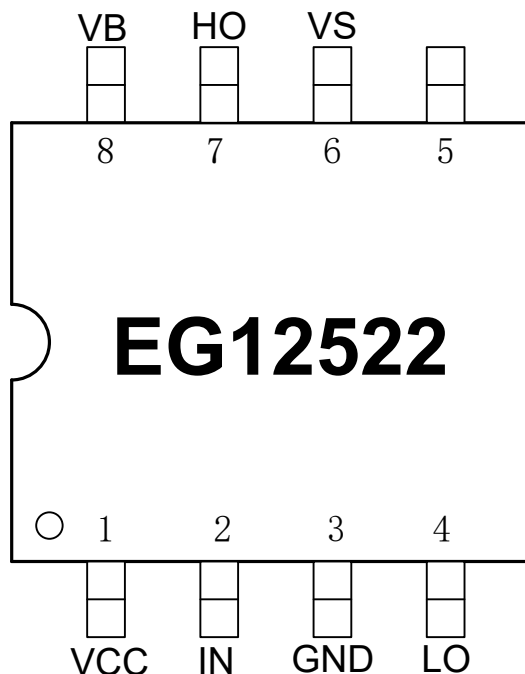


图 4-1. EG12522 管脚定义

4.2 引脚描述

引脚序号	引脚名称	I/O	描述
1	VCC	Power	芯片工作电源输入端，电压范围 4V-20V, 外接一个高频 0.1-1uF 旁路电容能降低芯片输入端的高频噪声
2	IN	I	逻辑输入信号高电平有效，控制高低端功率 MOS 管的导通与截止 “0” 是关闭功率 MOS 管 “1” 是开启功率 MOS 管
3	GND	GND	芯片的地端
4	LO	0	输出控制低端 MOS 功率管的导通与截止
5	NC		悬空
6	VS	0	高端悬浮地端
7	HO	0	输出控制高端 MOS 功率管的导通与截止
8	VB	Power	高端悬浮电源

5. 结构框图

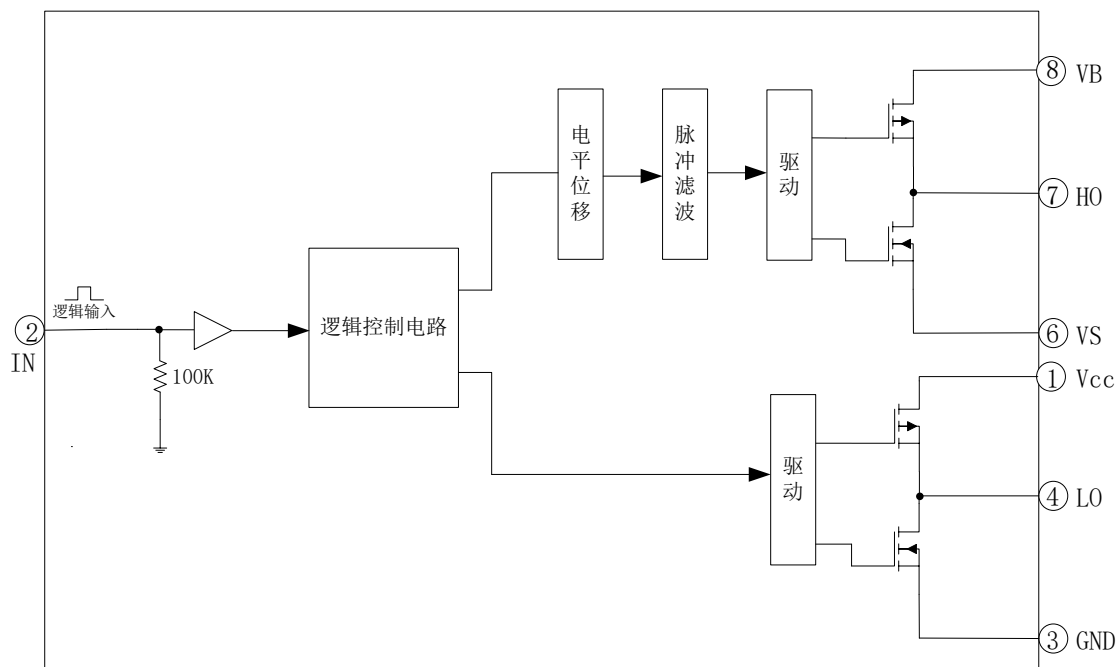


图 5-1. EG12522 内部电路图

6. 典型应用电路

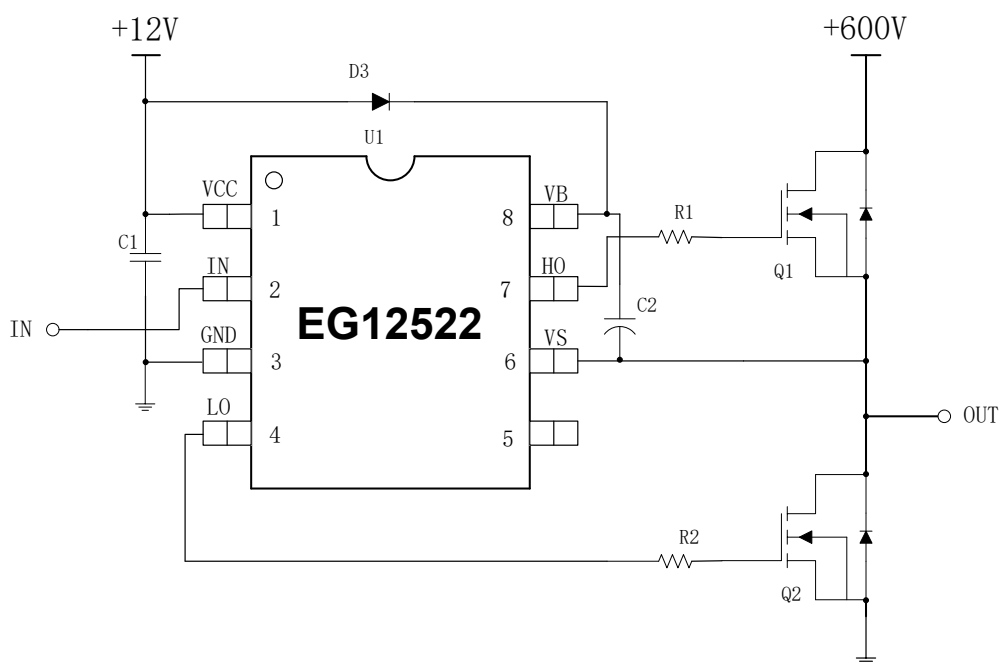


图 6-1. EG12522 典型应用电路图

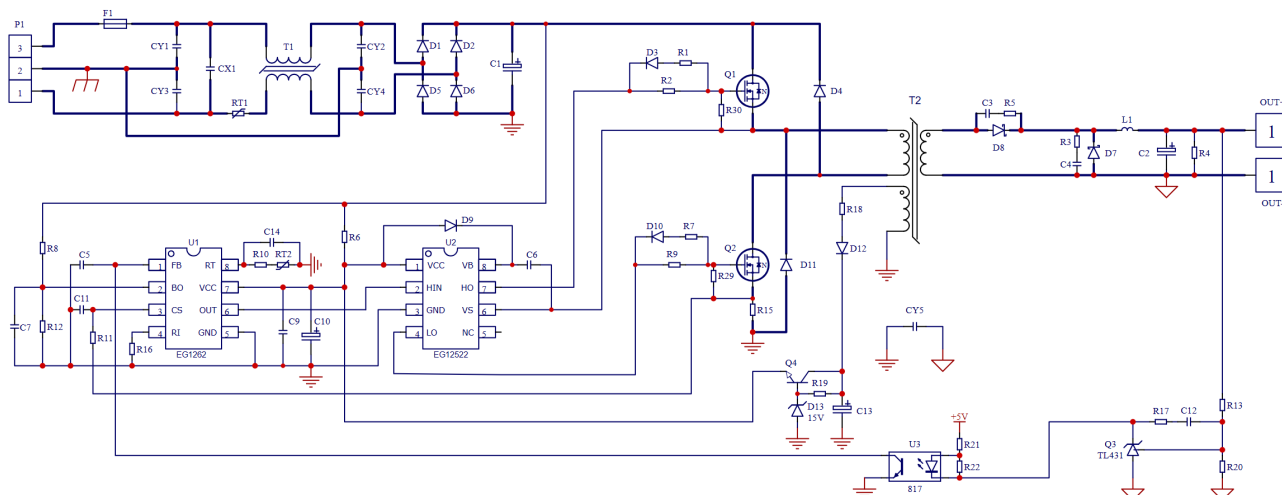


图 6-2. EG12522 双管正激典型应用电路图

7. 电气特性

7.1 极限参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ 条件下

符号	参数名称	测试条件	最小	最大	单位
VB	高端悬浮电源	—	-0.3	600	V
VS	高端悬浮地端	—	VB-25	VB+0.3	V
HO	高端输出	—	VS-0.3	VB+0.3	V
LO	低端输出	—	-0.3	VCC+0.3	V
VCC	电源	—	-0.3	25	V
IN	高通道逻辑信号输入电平	—	-0.3	VCC+0.3	V
TA	环境温度	—	-45	125	$^{\circ}\text{C}$
Tstr	储存温度	—	-65	150	$^{\circ}\text{C}$
TL	焊接温度	T=10S	—	300	$^{\circ}\text{C}$

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

7.2 典型参数

无另外说明, 在 $T_A=25^{\circ}\text{C}$, $V_{CC}=15\text{V}$, 负载电容 $C_L=1\text{nF}$ 条件下

符号	参数名称	测试条件	最小	典型	最大	单位
V_{CC}	电源	—	4	15	20	V
I_{CC}	静态电流	输入悬空, $V_{CC}=15\text{V}$	—	0	1	μA
I_{BS}	高端静态电流	输入悬空, $V_{BS}=15\text{V}$	—	0	1	μA
$V_{in(H)}$	输入逻辑信号高电位	所有输入控制信号	2.5	—	—	V
$V_{in(L)}$	输入逻辑信号低电位	所有输入控制信号	-0.3	0	1.0	V
LO、HO 开关匹配特性						
MT	延时匹配差值	HO、LO 开启关闭时间差值	—	5	50	nS
低端输出 LO 开关时间特性						
T_{on}	开延时	见图 7-1	—	100	150	nS
T_{off}	关延时	见图 7-1	—	70	100	nS
T_r	上升时间	见图 7-1	—	30	70	nS
T_f	下降时间	见图 7-1	—	20	50	nS
高端输出 HO 开关时间特性						
T_{on}	开延时	见图 7-2	—	100	150	nS
T_{off}	关延时	见图 7-2	—	70	100	nS
T_r	上升时间	见图 7-2	—	30	70	nS
T_f	下降时间	见图 7-2	—	20	50	nS
IO 输出最大驱动能力						
I_{O+}	IO 输出拉电流	$V_O=0\text{V}$, $PW \leq 10\mu\text{S}$	—	0.8	—	A
I_{O-}	IO 输出灌电流	$V_O=15\text{V}$, $PW \leq 10\mu\text{S}$	—	1.2	—	A

7.3 开关时间特性

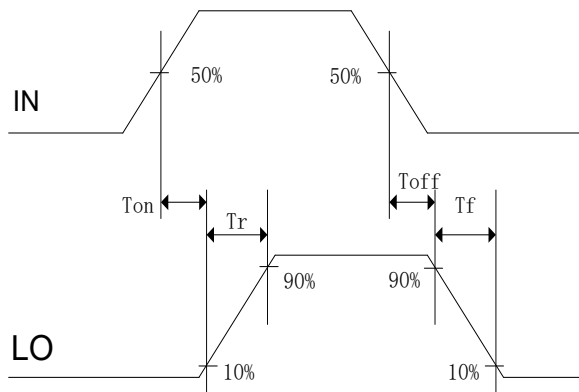


图 7-1. 低端输出 LO 开关时间波形图

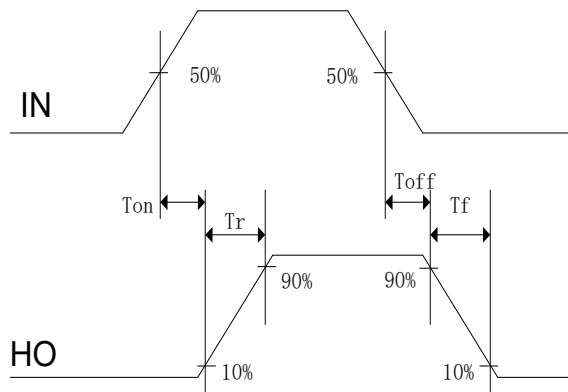


图 7-2. 高端输出 HO 开关时间波形图

8. 应用设计

8.1 Vcc 端电源电容

VCC 电压滤波电容选择 0.1 μ F-1 μ F 高频瓷片电容，靠近芯片的 1 脚跟 4 脚。根据不同的 MOS 开启电压，VCC 供电电压可选择 4-20V。

8.2 输入逻辑型号要求跟输出驱动器特性

EG12522 主要功能有逻辑信号输入处理、死区时间控制、电平转换功能、悬浮自举电源结构和上下桥图腾柱式输出。逻辑信号输入端高电平阈值为 2.5V 以上，低电平阈值为 1.0V 以下，要求逻辑信号的输出电流小，可以使 MCU 输出逻辑信号直接连接到 EG12522 的输入通道上。

高端上桥臂和低端下桥臂输出驱动器的最大灌入可达 1.2A 和最大输出电流可达 0.8A，高端上桥臂通道可以承受 600V 的电压，输入逻辑信号与输出控制信号之间的传导延时小，低端输出开通传导延时为 100nS、关断传导延时为 70nS，高端输出开通传导延时为 100nS、关断传导延时为 70nS。低端输出开通的上升时间为 30nS、关断的下降时间为 20nS，高端输出开通的上升时间为 30nS、关断的下降时间为 20nS。

输入信号和输出信号逻辑功能图如图 8-2:

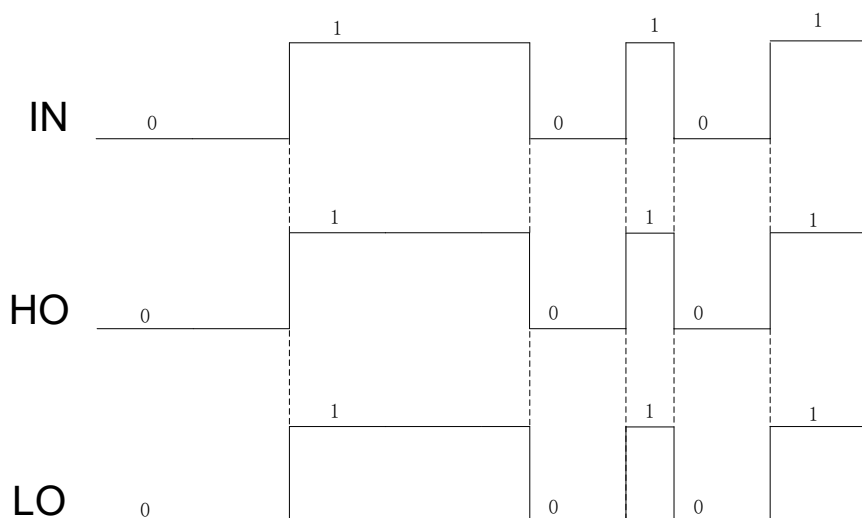


图8-2. 输入信号和输出信号逻辑功能图

输入信号和输出信号逻辑真值表:

输入		输出	
输入、输出逻辑			
IN		HO	LO
0		0	0
1		1	1

从真值表可知，当输入逻辑信号 IN 为“0”时，驱动器控制输出 HO 为“0”上管关断，LO 为“0”下管关断；当输入逻辑信号 IN 为“1”时，驱动器控制输出 HO 为“1”上管打开，LO 为“1”下管打开。

8.3 自举电路

EG12522 采用自举悬浮驱动电源结构大大简化了驱动电源设计，只用一路电源电压 VCC 即可完成高端 N 沟道 MOS 管和低端 N 沟道 MOS 管两个功率开关器件的驱动，给实际应用带来极大的方便。EG12522 可以使用外接一个自举二极管如图 8-3 和一个自举电容自动完成自举升压功能，假定在下管开通、上管关断期间 VC 自举电容已充到足够的电压（VC=VCC），当 HO 输出高电平时上管开通、下管关断时，VC 自举电容上的电压将等效一个电压源作为内部驱动器 VB 和 VS 的电源，完成高端 N 沟道 MOS 管的驱动。

自举电容 VC PCB 布局尽量靠近芯片的 8 脚跟 6 脚，自举电容可以选择瓷片电容或者电解电容，最小容值可按以下公式计算：

$$VC \geq 15 \bullet \frac{2 \bullet [2 \bullet Qg + Q_{period} + \frac{I_{bso}}{F} + \frac{I_{bsc}}{F}]}{V_{cc} - VF - V_{ds}}$$

其中：Qg 为高压侧 MOS 管的栅极电荷；

Qperiod 为每个周期中电平转换电路的电荷要求，约为 5nC；

Ibso 为高压侧驱动电路打开时的静态电流；

Ibsc 为自举电容的漏电流；

F 为电路工作频率；

Vcc 为低端电源电压；

VF 为自举二极管的正向压降；

Vds 为 MOS 管需要彻底打开的 GS 电压。

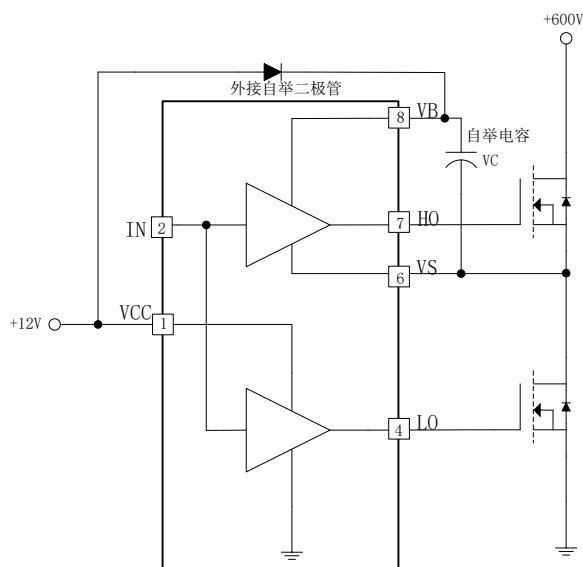


图 8-3. EG12522 自举电路结构

9. 封装尺寸

9.1 SOP8 封装尺寸

